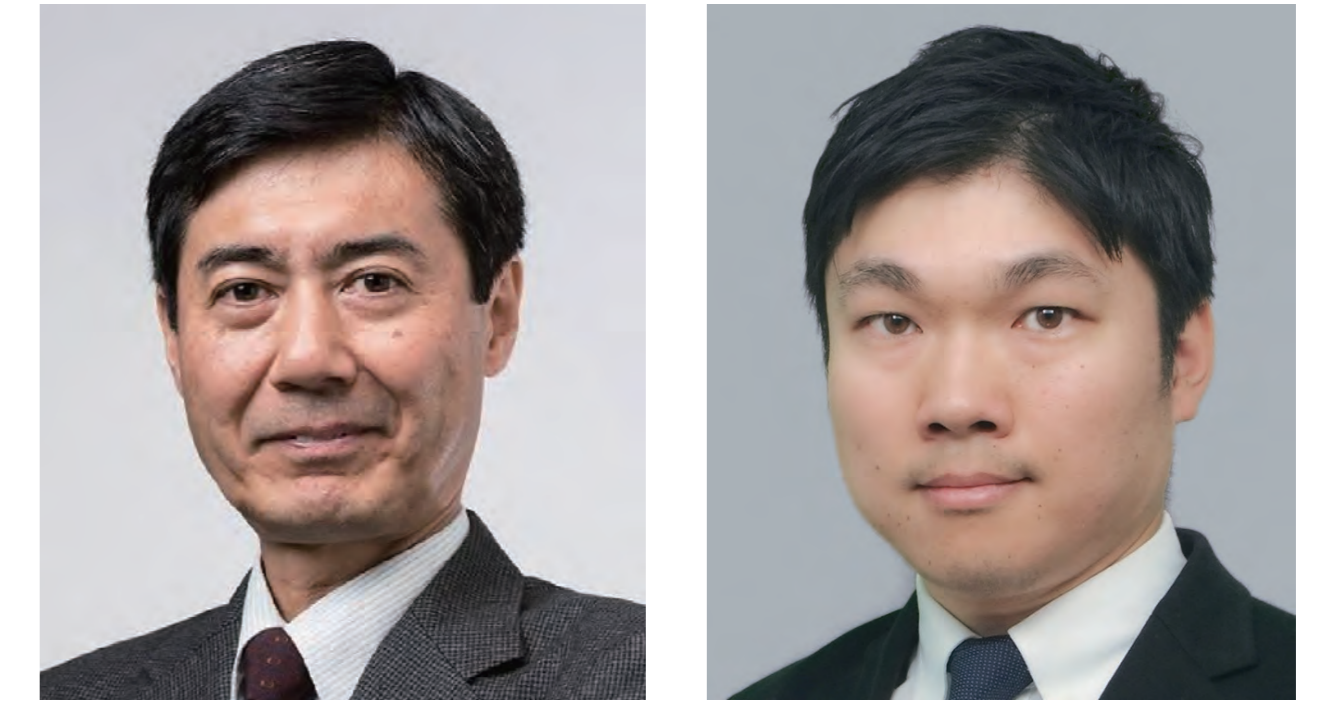


平本・小林（正）研究室

半導体：さらなる発展に向けて

情報・エレクトロニクス系部門



集積デバイス工学

工学系研究科 電気系工学専攻

<https://vlsi.iis.u-tokyo.ac.jp/index-j.html>

半導体：さらなる発展に向けて

Toward VLSIs integrating everything

現代の高度情報化社会を根底で支えているのは、半導体大規模集積回路(VLSI)技術です。平本/小林正研究室は、デバイスサイドからイノベーションを起こすことによって将来の革新的集積エレクトロニクスのデバイス技術確立し、我が国および世界の諸課題解決に貢献することを目指します。Fig. Aのビジョンに基づき、産業界との連携および国際連携も積極的に進め、究極の半導体集積ナノデバイスを追究しています。また、我が国の半導体復権に向けて平本は技術研究組合最先端半導体技術センター(LSTC)、小林正は新会社ラピダス(株)に参画しています。

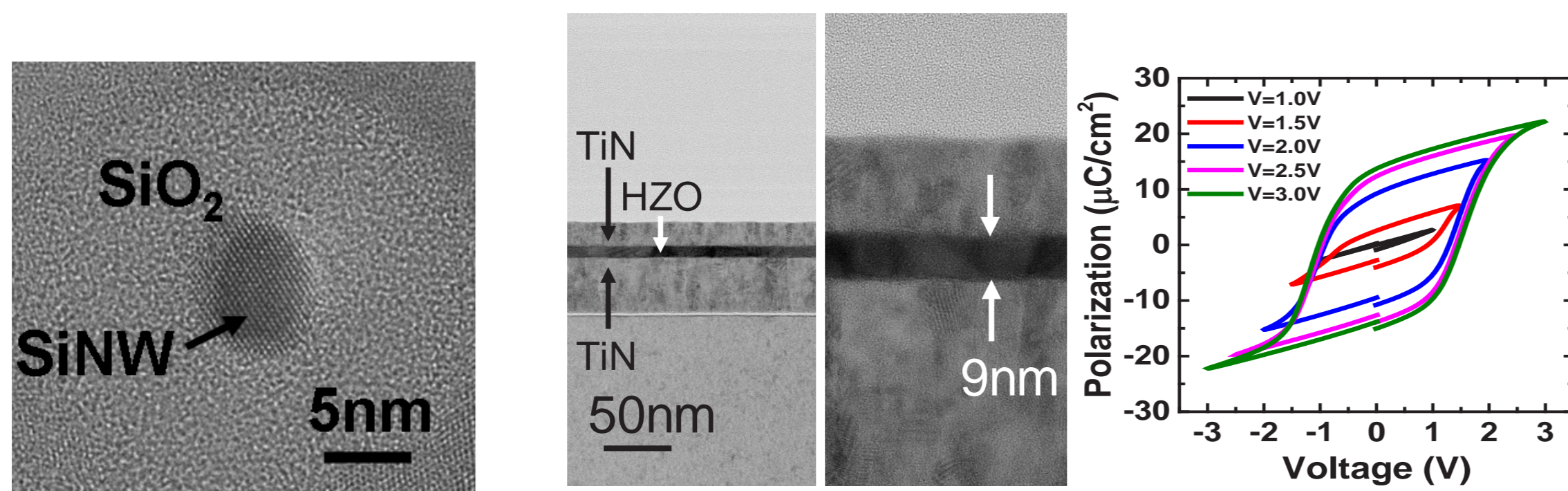


Fig. 3. CMOS 集積化技術との整合性が高く次世代のロジック・メモリへの応用が期待される強誘電体ナノ薄膜技術。

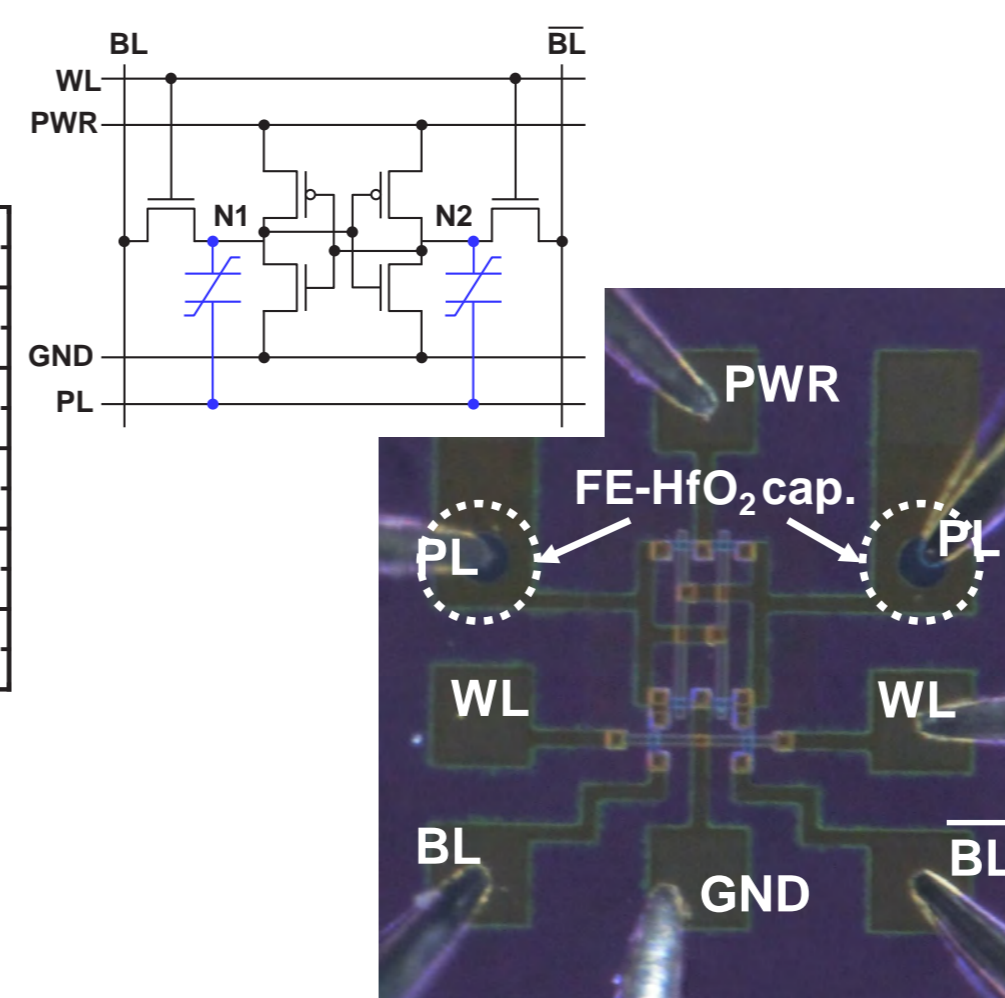


Fig. 4. スマートな電源管理を実現する不揮発性SRAM。

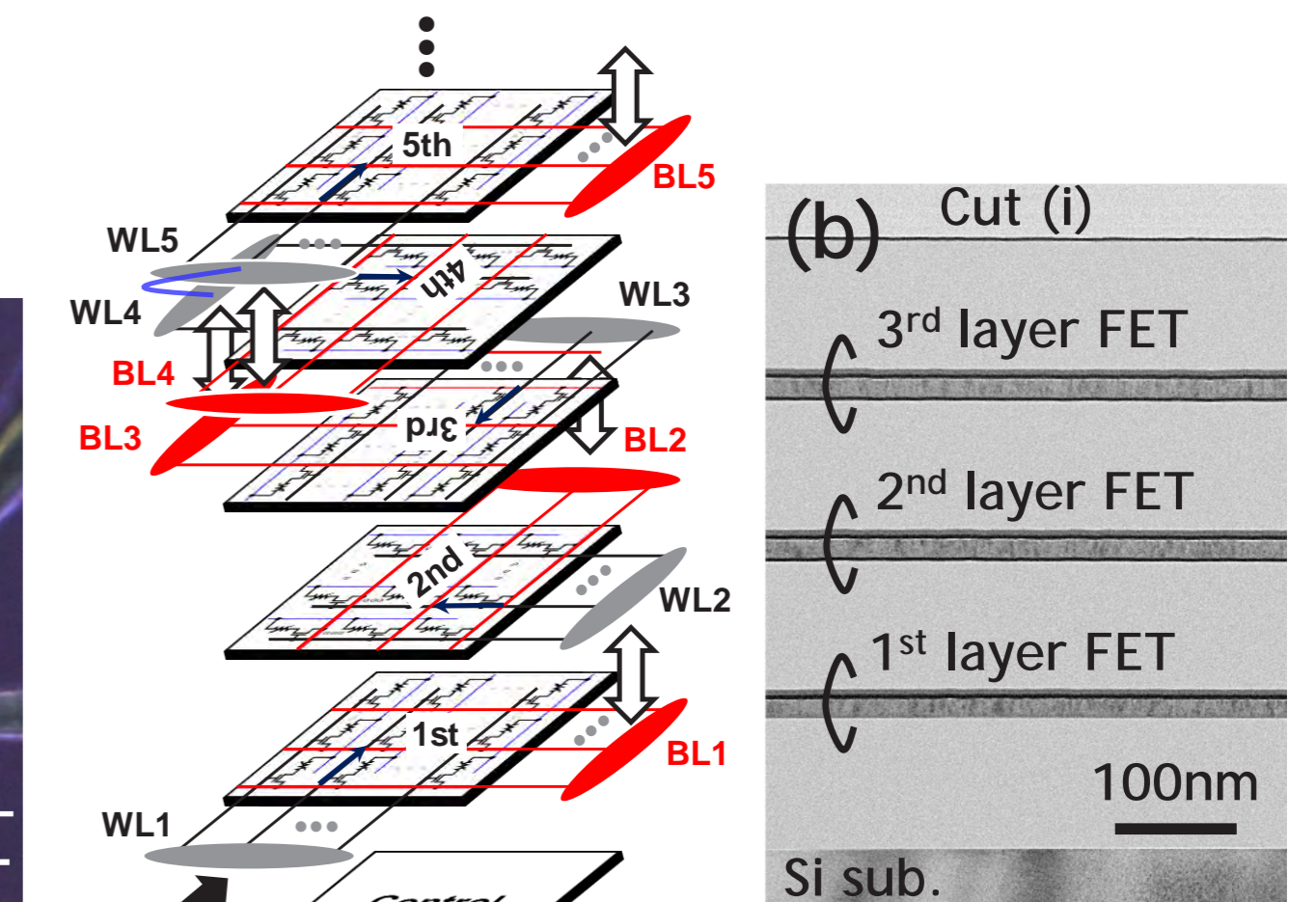


Fig. 5. 酸化物半導体IGZOトランジスタによるハードウェアAI用三次元集積化技術。

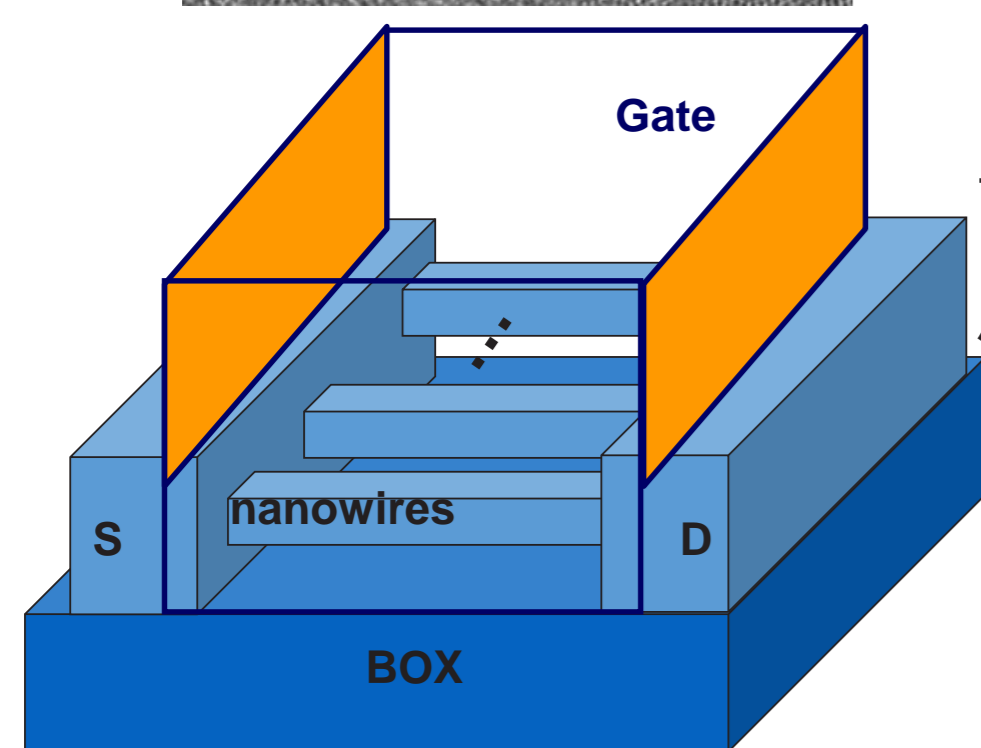


Fig. 1. 次世代デバイス構造と期待されるシリコンナノワイヤトランジスタを試作し電気伝導特性を解明。

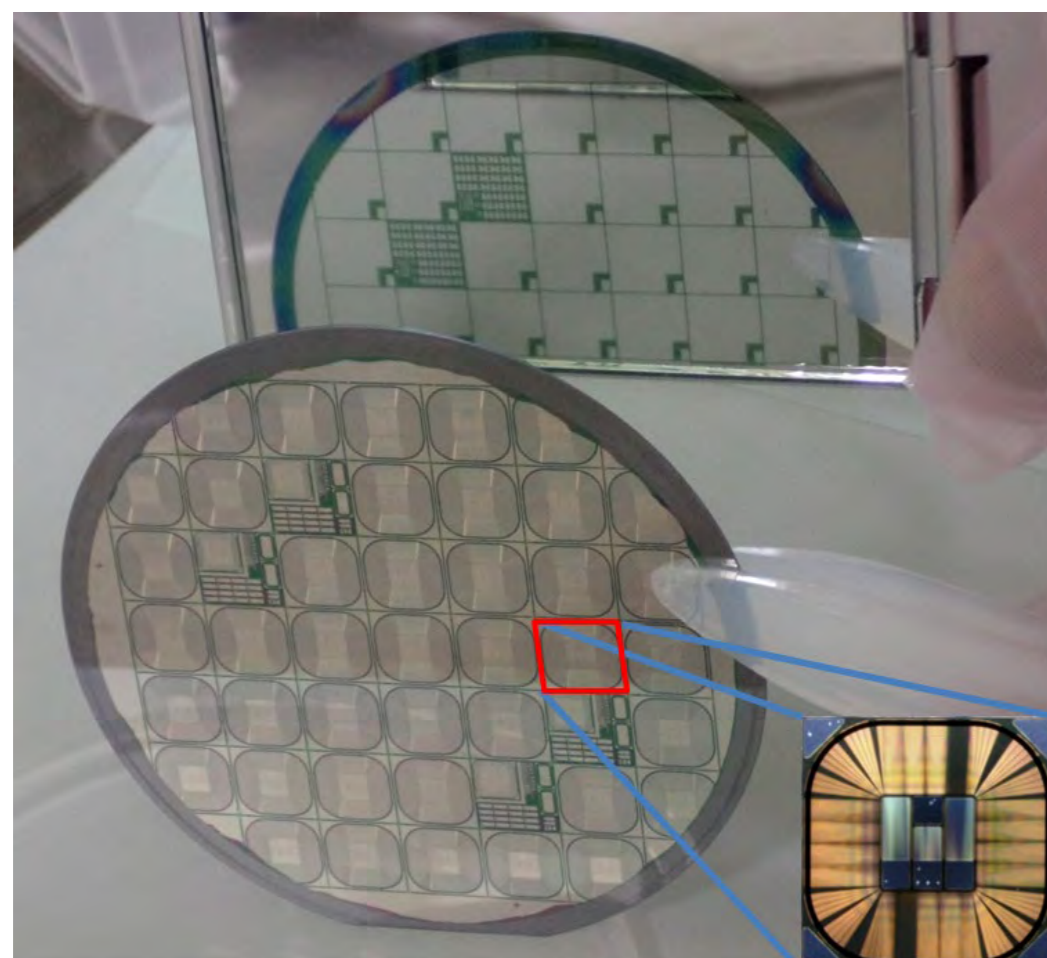
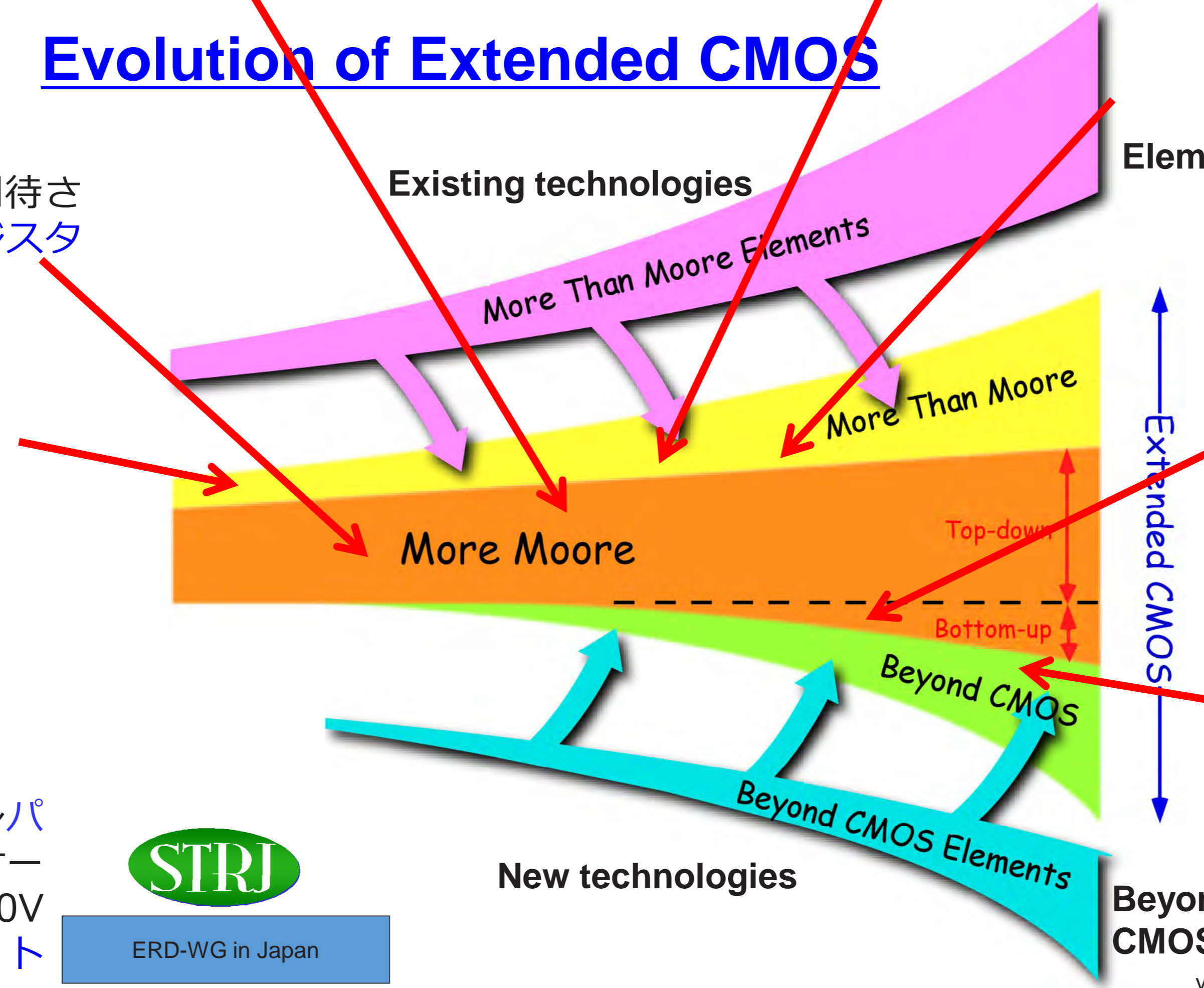


Fig. 2. IGBTと呼ばれるシリコンパワーデバイスの研究に着手。スケールアップ(微細化)により耐圧3300Vを達成することに、ダブルゲートIGBTによる損失低減にも成功。

Evolution of Extended CMOS



ERD-WG in Japan

Elements

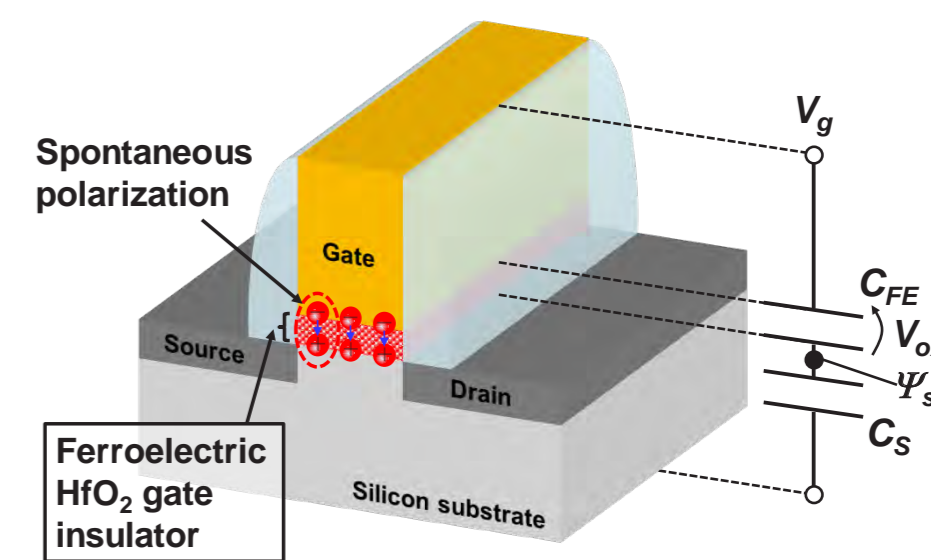


Fig. 6. 物理限界を突破して急峻なサブスレシールド特性を実現する負性容量トランジスタ技術。

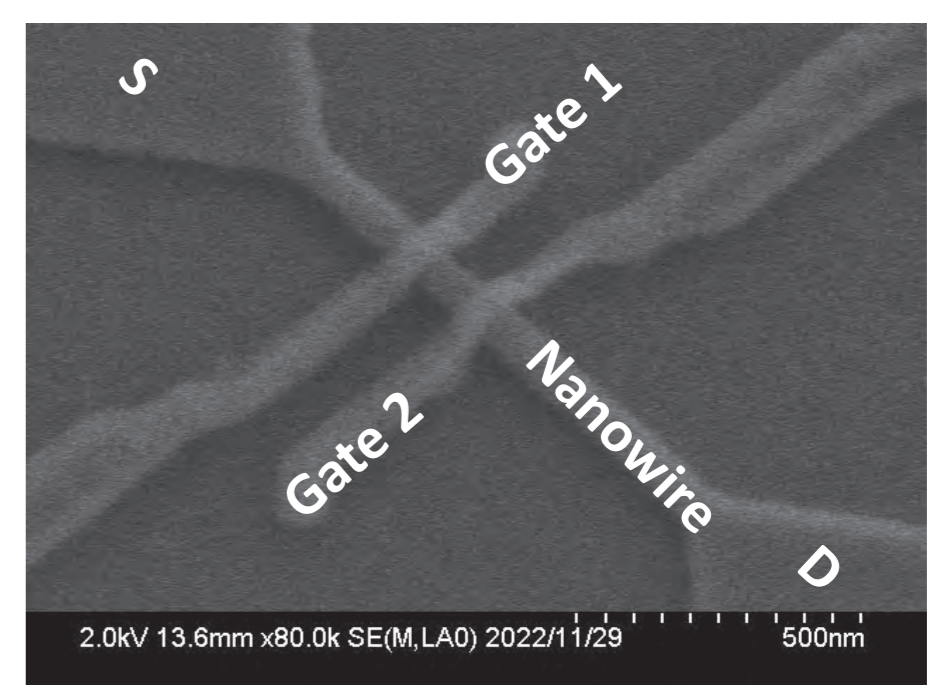


Fig. 7. 量子コンピュータへの応用が期待されるシリコン量子ビット技術。

Fig. A. 平本が中心となり日本半導体ロードマップ委員会で作成した将来の集積ナノエレクトロニクスのビジョンマップ。CMOS基盤技術であるMore Mooreに、新原理に基づくBeyond CMOSや新機能を有するMore Than Mooreが融合し、"Extended CMOS"と呼ぶべき集積エレクトロニクス領域が創成される。国際半導体ロードマップ(ITRS, <http://www.itrs2.net/>)に掲載されている。

